

DumVHDL Interface

(siehe PDF)

- Takte
 - keine Gatter → Taktleitungen in synchronen System
- I/O
- WH:
 - Takt Domänen
 - sync. Prozesse
 - Constraints und I/O Aufbau

PriorSchrittmotoren

(moodle)

- Am mitnehmen
- Interfacebaustein: H-Brücke
- Formel für Winkel
- Ansteuerung
- bipolar / unipolar
- WH:
 - Arten von Schrittmotoren
 - Ansteuerung (bi / unipolar) (Vollschritt / Halbschritt)
 - Anschlüsse (welche Arten)
 - H-Brücke / Leistungsschalter

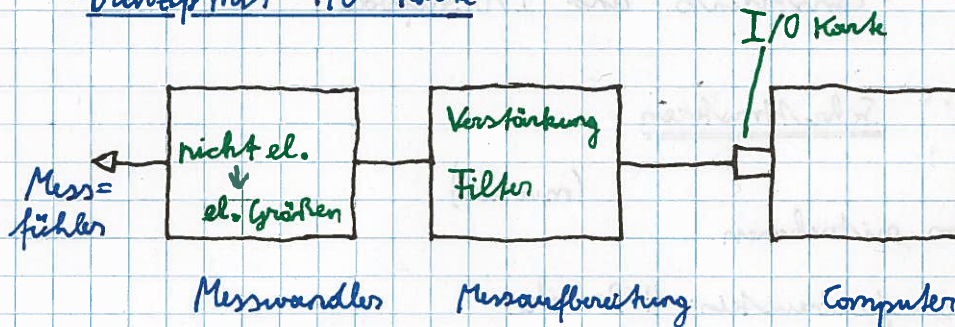
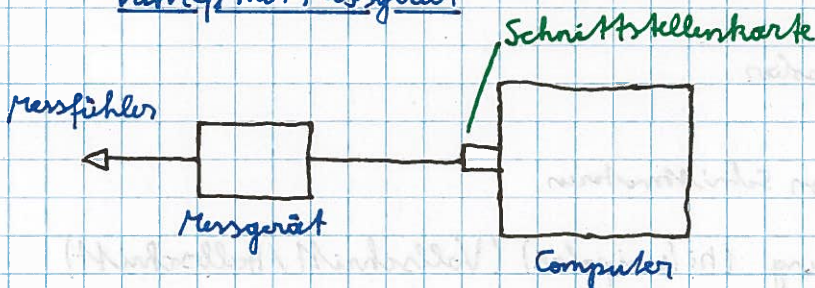
ReisingerSerielle Busse

(moodle)

WH: I^2C
 SPI
 Bus timing

Blockschaltbild

Eigenschaften

GjLabView GPIB DAQ (Data Acquisition)• Prinzip mit I/O-Karte• Prinzip mit Messgerät• GPIB General Purpose Interface Bus

ANSI IEEE 488.1 - 1987

definiert Elektrik, Mechanik, Funktionalität

- parallele 8bit Kommunikation
- Datenübertragung (1MB/s und höher)
- Handshake-Betrieb über 3 Verbindungen

- 1 Systemcontroller und bis zu 14 Instrumente
- 488.2 - 1992 Erweiterung

• GPIB-Kommunikation

über ASCII-Strings

z.B.: Abfrage der Modellnummer:



T... Talker

L... Listener

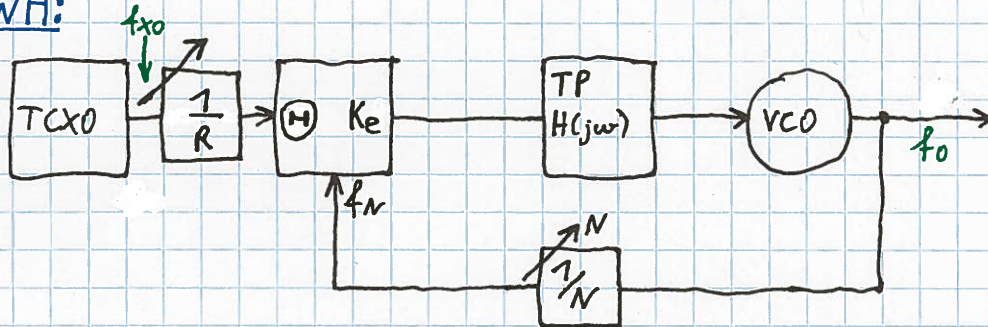
BON

Frequenzsynthese

(siehe Moodle)

(3 PLL Daten)

WH:



+ trübselige Berechnungen

+ 3. Teil besser durchlesen