

HÖHERE TECHNISCHE BUNDESLEHRANSTALT HOLLABRUNN

Höhere Abteilung für Elektronik – Technische Informatik

Klasse/ Jahrgang:	Gruppe:	Übungsleiter:
3BHEL	1b	Prof. Wihsböck
Übungsnummer:	Übungstitel:	
3/6	Digitaltechnik 2 (Sequentielle Logik)	
Datum der Übung:	Teilnehmer:	
19.12.2013	Dorner, Mötz, Oberhamberger, Prinz	
Datum der Abgabe:	Schriftführer:	Unterschrift:
16.01.2014	Mötz Florian	

	Beurteilung
Aufgabenstellung	
Dokumentation	
Messschaltungen	
Messtabellen	
Berechnungen	
Programmlistings	
Auswertung	
Diagramme	
Berechnungen	
Simulationen	
Schlussfolgerungen	
Kommentare	
Inventarliste	
Messprotokoll	
Form	
Summe	

Allgemeiner Teil

Titel der Übung: Digitaltechnik 2 (Sequentielle Logik)

Übungsnummer: 3/6

Übungsplatz: 6

Datum der Übung: 19.12.2013

Klasse: 3BHEL

Schriftführer: Mötz Florian

Übungsteilnehmer: Dorner Fabian

Oberhamberger Christoph

Prinz Bernhard

Inhaltsverzeichnis

1. Aufbauen eines Synchronzählers mit D-Flip-Flops	3
1.1 Ermitteln der Wortbreite	3
1.2 Erstellen der Synthesetabelle.....	3
1.3 Erstellen der Übergangslogiken	3
1.4 Aufbau des Zählers	4
1.4.1 JK-Flip Flop als D-Flip Flop schalten	4
1.4.2 Schaltung.....	5
2. Erweitern in einen auswählbaren Vorwärts/Rückwärts-Synchronzähler	6
2.1 Erstellen der AuswahlSchaltung	6
2.2 Erstellen der Synthesetabelle.....	6
2.3 Erstellen der Übergangslogiken	6
2.4 Erweiterter Schaltplan.....	8
3. J-K-Flip Flop selbst aufbauen	9
3.1 Schaltplan	9
3.2 Schaltungsaufbau	9
4. D-Flip Flop selbst aufbauen	9
4.1 Schaltplan	9
4.2 Schaltungsaufbau	9
5. Erkenntnis	10

1. Aufbauen eines Synchronzählers mit D-Flip-Flops

Es war eine Zählfolge gegeben (8, 12, 4, 6, 2, 3, 1, 9), zu welcher ein Synchronzähler entworfen und aufgebaut werden sollte.

1.1 Ermitteln der Wortbreite

Als erstes wurde die benötigte Wortbreite ermittelt. Die höchste vorkommende Ziffer in der Zählfolge (12) bestimmt die Wortbreite des Zählers:

$$\log_2 12 = 3,58 \rightarrow 4bit$$

1.2 Erstellen der Synthesetabelle

Anschließend wurde die Synthesetabelle anhand der Bitkodierung der Ziffern in der Zählfolge und der Synthesetabelle eines D-Flip Flops erstellt.

Z-	Q3-	Q2-	Q1-	Q0-	Z+	Q3+	Q2+	Q1+	Q0+	D3	D2	D1	D0
8	1	0	0	0	12	1	1	0	0	1	1	0	0
12	1	1	0	0	4	0	1	0	0	0	1	0	0
4	0	1	0	0	6	0	1	1	0	0	1	1	0
6	0	1	1	0	2	0	0	1	0	0	0	1	0
2	0	0	1	0	3	0	0	1	1	0	0	1	1
3	0	0	1	1	1	0	0	0	1	0	0	0	1
1	0	0	0	1	9	1	0	0	1	1	0	0	1
9	1	0	0	1	8	1	0	0	0	1	0	0	0

1.3 Erstellen der Übergangslogiken

Nach der zuvor erstellten Synthesetabelle wurden für D0 ... D3 kombinatorische Logikgleichungen mithilfe von KV-Diagrammen erstellt:

D0:

		Q0	0	0	1	1
		Q1	0	1	1	0
Q3	Q2					
0	0	X	1	1	1	
0	1	0	0	X	X	
1	1	0	X	X	X	
1	0	0	X	X	0	

$$D0 = \overline{Q3} \wedge \overline{Q2} = \overline{(Q3 \vee Q2)}$$

D1:

		Q0 0 0 1 1			
		Q1 0 1 1 0			
Q3Q2					
0	0	X	1	0	0
0	1	1	1	X	X
1	1	0	X	X	X
1	0	0	X	X	0

$$D1 = \overline{Q0} \wedge \overline{Q3} = \overline{(Q0 \vee Q3)}$$

D2:

		Q0 0 1 1 0			
		Q1 0 0 1 1			
Q3Q2					
0	0	X	0	0	0
0	1	1	X	X	0
1	1	1	X	X	X
1	0	1	0	X	X

$$D2 = \overline{Q0} \wedge \overline{Q1} = \overline{(Q0 \vee Q1)}$$

D3:

		Q0 0 0 1 1			
		Q1 0 1 1 0			
Q3Q2					
0	0	X	0	0	1
0	1	0	0	X	X
1	1	0	X	X	X
1	0	1	X	X	1

$$D3 = (Q3 \wedge \overline{Q2}) \vee (Q0 \wedge \overline{Q1})$$

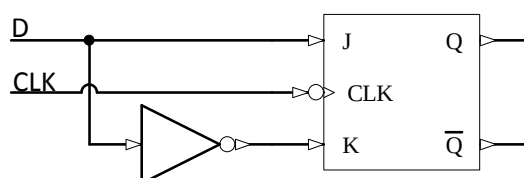
Bemerkung: Bei D3 wäre eine einfachere Gleichung möglich gewesen (KV-Diagramm: Rote Schrift), diese Vereinfachung wurde aber zur Zeit der Übung nicht bemerkt und somit nicht verwendet.

1.4 Aufbau des Zählers

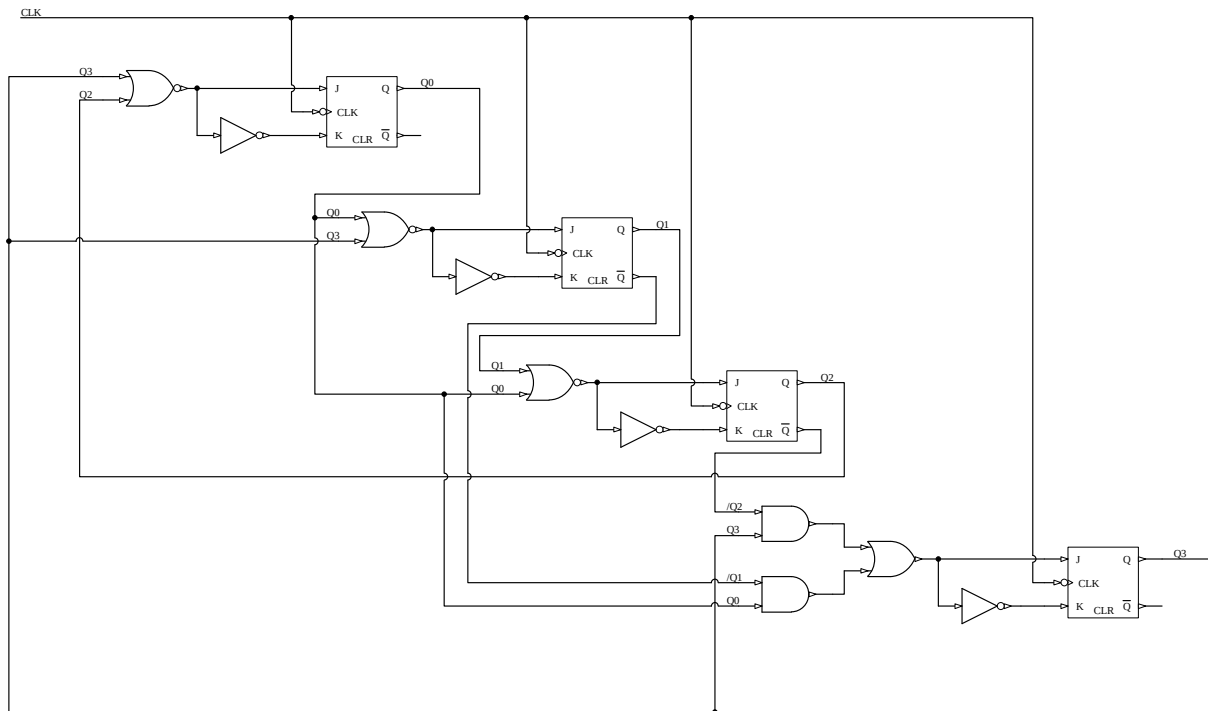
Auf dem Digitaltechnik-Board waren nur 4 JK-Flip Flops bzw. 4 D-Latches vorhanden. Da 2 D-Latches benötigt werden um ein D-Flip-Flop zu realisieren und somit keine 4 D-Flip Flops erstellt werden konnten, entschieden wir uns, die JK-Flip Flops als D-Flip Flops zu verwenden, da aus einem JK-Flip Flop ein D-Flip Flop realisiert werden kann.

1.4.1 JK-Flip Flop als D-Flip Flop schalten

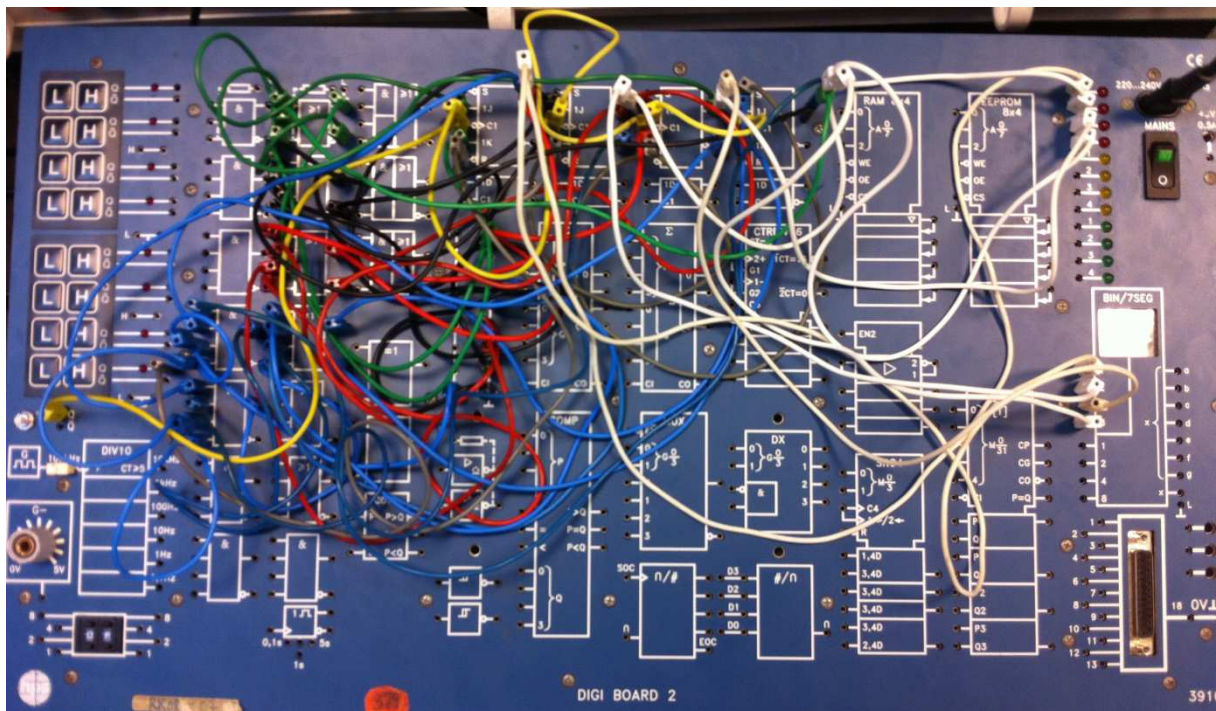
Um ein JK-Flip Flop als D-Flip Flop zu beschalten, wird das D-Signal an den J-Eingang und das negierte D-Signal an den K-Eingang gelegt:



1.4.2 Schaltung



Der gesamte Schaltungsaufbau sah dann folgendermaßen aus:

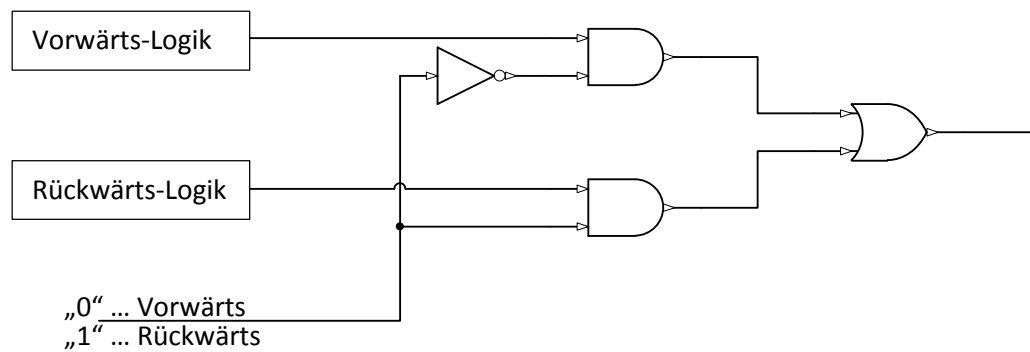


2. Erweitern in einen auswählbaren Vorwärts/Rückwärts-Synchronzähler

Es sollte die aufgebaute Schaltung in einen auswählbaren Vorwärts/Rückwärtszähler ausgebaut werden.

2.1 Erstellen der Auswahlschaltung

Es wurde vor den Eingängen der Flip Flops je eine Auswahlschaltung zwischen Vorwärts und Rückwärtslogik eingebaut:



2.2 Erstellen der Synthesetabelle

Z-	Q3-	Q2-	Q1-	Q0-	Z+	Q3+	Q2+	Q1+	Q0+	D3	D2	D1	D0
8	1	0	0	0	9	1	0	0	1	1	0	0	1
12	1	1	0	0	8	1	0	0	0	1	0	0	0
4	0	1	0	0	12	1	1	0	0	1	1	0	0
6	0	1	1	0	4	0	1	0	0	0	1	0	0
2	0	0	1	0	6	0	1	1	0	0	1	1	0
3	0	0	1	1	2	0	0	1	0	0	0	1	0
1	0	0	0	1	3	0	0	1	1	0	0	1	1
9	1	0	0	1	1	0	0	0	1	0	0	0	1

2.3 Erstellen der Übergangslogiken

D0:

		Q0 0 0 1 1			
		Q1 0 1 1 0			
Q3Q2					
0 0		X	0	0	1
0 1		0	0	X	X
1 1		0	X	X	X
1 0		1	X	X	1

$$D0 = (Q3 \wedge \overline{Q2}) \vee (Q0 \wedge \overline{Q1})$$

Bemerkung: Bei D0 wäre eine einfachere Gleichung möglich gewesen (KV-Diagramm: Rote Schrift), diese Vereinfachung wurde aber zur Zeit der Übung nicht bemerkt und somit nicht aufgebaut.

D1:

		Q0	0	0	1	1
		Q1	0	1	1	0
Q3Q2						
0	0	X	1	1	1	
0	1	0	0	X	X	
1	1	0	X	X	X	
1	0	0	X	X	0	

$$D1 = \overline{Q3} \wedge \overline{Q2} = \overline{(Q3 \vee Q2)}$$

D2:

		Q0	0	0	1	1
		Q1	0	1	1	0
Q3Q2						
0	0	X	1	0	0	
0	1	1	1	X	X	
1	1	0	X	X	X	
1	0	0	X	X	0	

$$D2 = \overline{Q0} \wedge \overline{Q3} = \overline{(Q0 \vee Q3)}$$

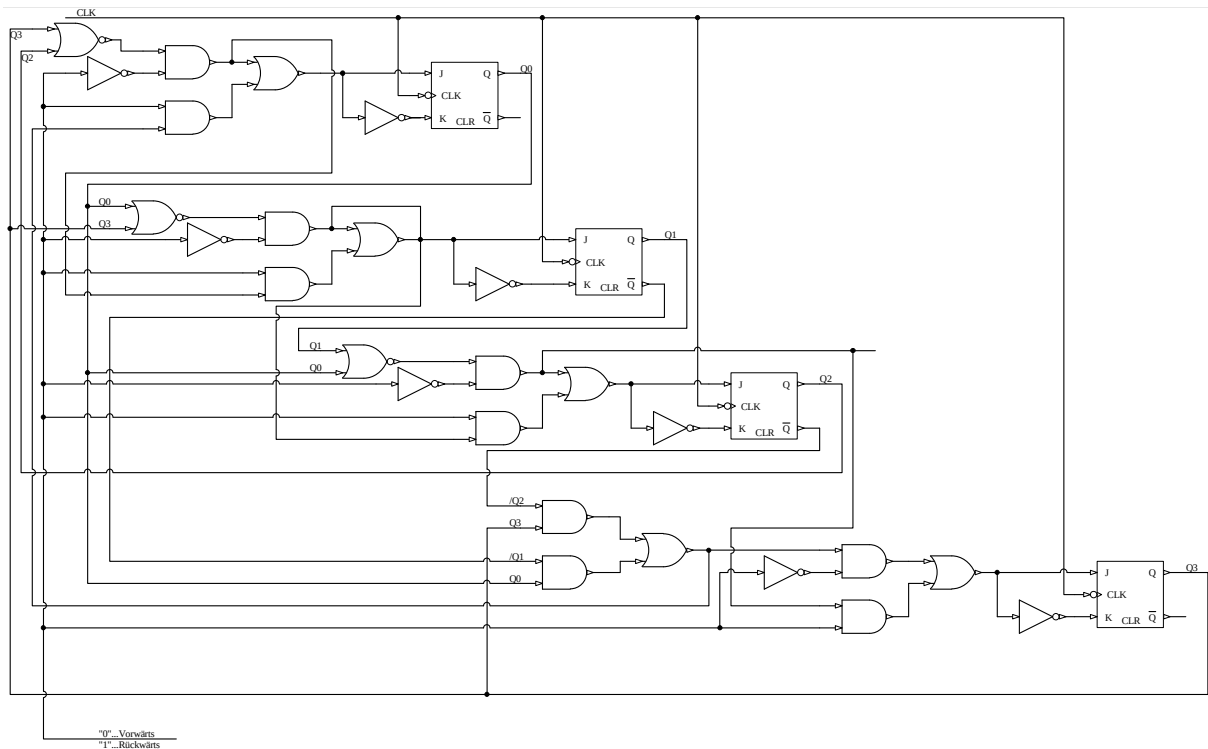
D3:

		Q0	0	1	1	0
		Q1	0	0	1	1
Q3Q2						
0	0	X	0	0	0	
0	1	1	X	X	0	
1	1	1	X	X	X	
1	0	1	0	X	X	

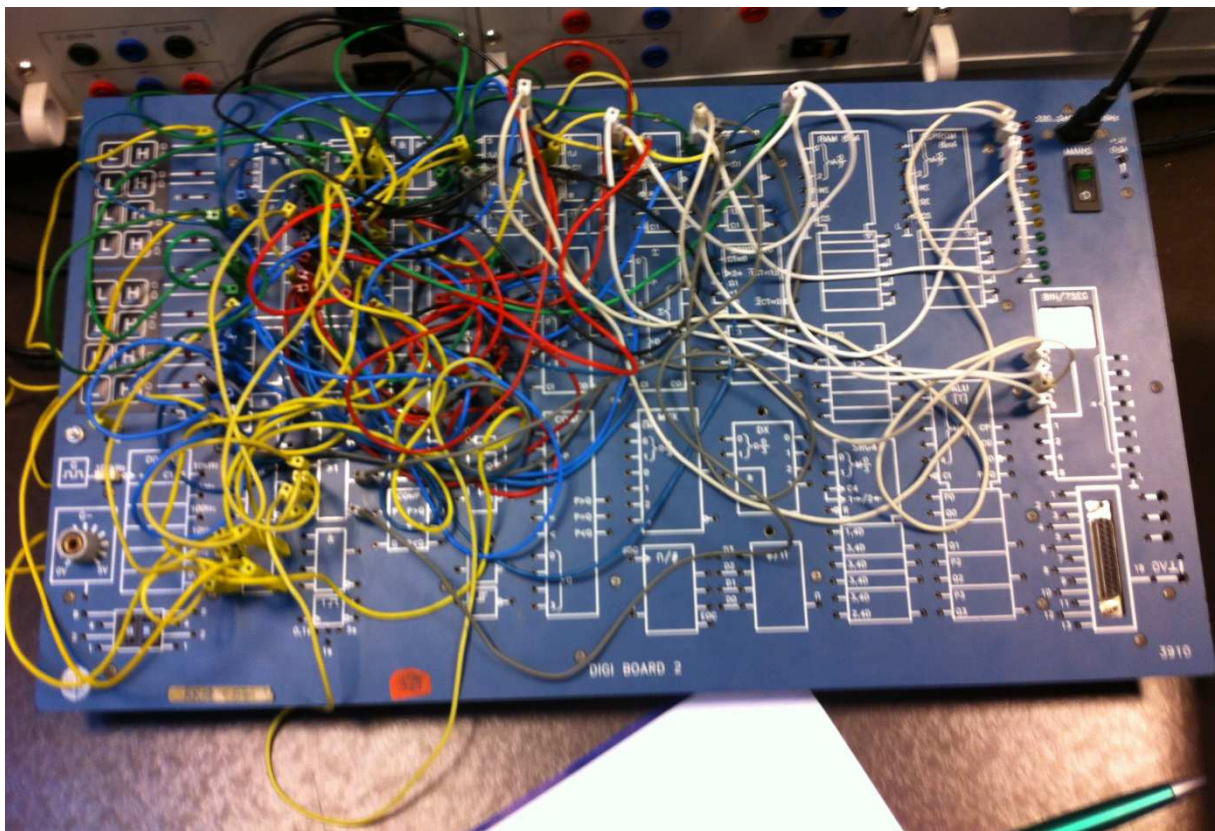
$$D3 = \overline{Q0} \wedge \overline{Q1} = \overline{(Q0 \vee Q1)}$$

Beim Erstellen der KV-Diagramme und der Gleichungen wurde entdeckt, dass die Übergangslogik für D0 (Vorwärts) gleich der Übergangslogik für D1 (Rückwärts) war. Bei genauerem betrachten stellten wir fest, dass dieses Verhalten bei allen Übergangslogiken gleich war. Dadurch mussten beim Aufbauen der Erweiterung keine weiteren Übergangslogiken gesteckt werden, sondern die bereits aufgebauten Übergangslogiken wurden doppelt (Vorwärts & Rückwärts) verwendet.

2.4 Erweiterter Schaltplan



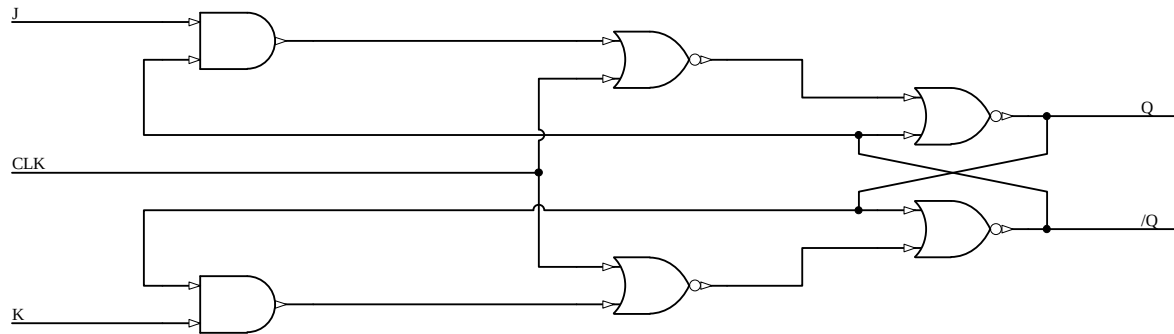
Der gesamte Schaltungsaufbau sah dann folgendermaßen aus:



3. J-K-Flip Flop selbst aufbauen

Eine weitere Aufgabe war es, aus Gattern ein JK-Flip Flop zu entwerfen. Der Schaltplan dazu war vorgegeben.

3.1 Schaltplan



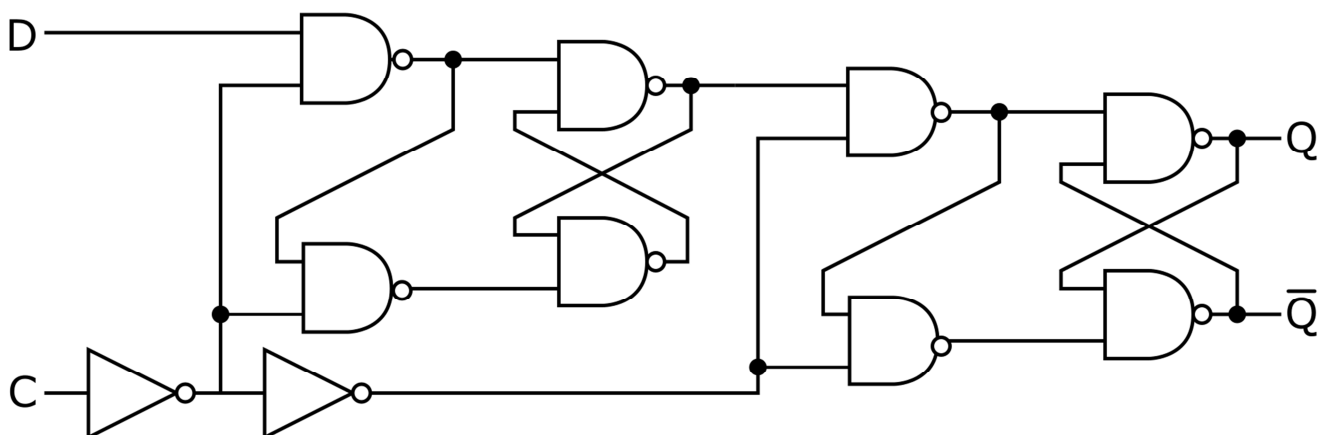
3.2 Schaltungsaufbau

Die Schaltung wurde nach dem Schaltplan auf dem 2. Digitaltechnikboard aufgebaut. Beim Testen der Schaltung wurde erkannt, dass nur die Funktionen „Jump“, „Hold“ und „Kill“ funktionierten. Bei der Funktion „Toggle“ schalteten die Eingänge dauerhaft um. Dies geschah, da die Schaltung nur eine Prinzip-Schaltung für „Jump“ und „Kill“ ist, jedoch nicht für „Toggle“.

4. D-Flip Flop selbst aufbauen

Als letztes sollte eine Schaltung aus Gattern gebaut werden, welche die Funktion eines D-Flip Flops besitzt. Der Schaltplan dazu wurde uns vorgegeben.

4.1 Schaltplan



4.2 Schaltungsaufbau

Die Schaltung wurde nach Schaltplan aufgebaut und auf ihre Funktion erfolgreich geprüft. Anschließend wurde die Schaltung an Stelle des 3. Flip Flops im Zähler eingebaut. Als der Zähler erneut getestet wurde stellten wir fest, dass das eingebaute Flip-Flop nicht richtig funktionierte, da die Schaltung keinen Reset-Eingang hat und beim einschalten ein HIGH ausgibt statt einem LOW.

5. Erkenntnis

Bei der Übung wurde erlernt, wie man einen Zähler Schritt für Schritt aufbaut und diesen in einen umstellbaren Vorwärts- und Rückwärtszähler umbaut. Dabei wurde vor allem darauf Acht gegeben, die bereits aufgebauten Schaltungselemente doppelt zu benützen, sodass keine unnötigen weiteren Schaltungsteile aufgebaut werden müssen.

Eine weitere Erkenntnis aus der Übung ist, dass es zu Flip Flops diverse Prinzipschaltungen gibt, jedoch viele davon kein vollwertiges Flip Flop ersetzen.